

Motorola 68060... la sfida continua

di Andrea de Prisco

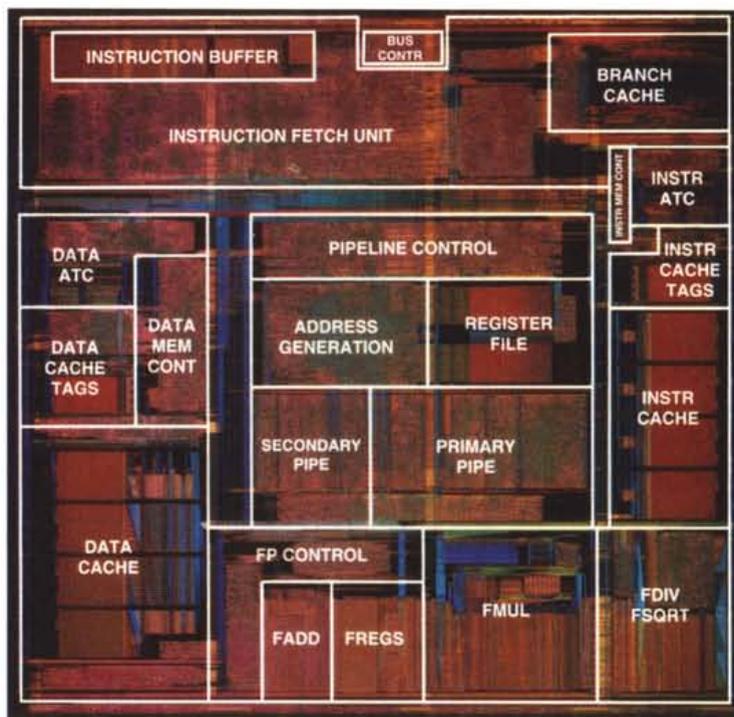
Come vi anticipammo oltre un anno fa, nell'articolo riguardante la presentazione del primo componente della famiglia PowerPC, in Motorola non vi è nessuna intenzione di abbandonare la progettazione e lo sviluppo (oltre, naturalmente, alla commercializzazione) delle macchine CISC, almeno per quel che riguarda l'evoluzione di preesistenti famiglie. La nascita dell'ultimo componente della famiglia 680x0 risale ormai a circa quattro anni fa ed era ora che un degno successore di tale chip venisse alla luce. Si chiama 68060 (è stata saltata la generazione 68050 dal momento che non offriva prestazioni spiccatamente superiori a quello 040) e sarà presto disponibile nelle velocità di 50 e 66 MHz, prevedendo a breve scadenza anche una versione ad 80 MHz. Ma il 68060 è anche caratterizzato da un consumo medio di appena 3,5 W, nonostante sia in grado di «erogare»

ben 65 SPECint nella versione a 66 MHz. Rispetto ad un 68040, grazie all'architettura migliorata e alla maggiore frequenza di clock, il nuovo nato assicura performance da tre a tre volte e mezza superiori, garantendo al contempo la compatibilità sia a livello software che a livello di bus. Pur non essendo, ovviamente, PIN compatibile con il 68040 è possibile installare il nuovo chip sulle esistenti macchine semplicemente utilizzando una scheda-adattatore «Piggy-Back» completamente passiva che utilizza del 68060 solo i PIN necessari per riproporre la piederatura del precedente chip. Questo significa un aumento di prestazioni considerevole, senza bisogno di cambiare nulla sulla scheda madre del nostro computer, semplicemente acquistando il 68060 e l'apposito adattatore.

Sarà disponibile subito dopo l'estate, nelle «solite» tre versioni: lo 060 integra sia MMU che FPU, l'LC060 solo la MMU, l'EC060 né la MMU né la FPU.

L'architettura

Il microprocessore Motorola 68060 è caratterizzato da un'architettura a 32 bit ad alte prestazioni, superscalare, compatibile a livello software con tutta la famiglia 68000, e con possibilità di operare a basso consumo.



La tecnologia di integrazione su silicio è HC-MOS statica da 0,5 micron, triplo strato di metallizzazione, per un totale di oltre due milioni e mezzo di transistor implementati. Pur funzionando a 3,3 volt, il chip è in grado di interfacciarsi anche a periferiche a 5 V. Al suo interno troviamo una doppia cache per dati e istruzioni (da 8 Kbyte l'una), una doppia pipeline per le istruzioni intere in grado di funzionare parallelamente all'unità floating point e alla branch target cache.

La cache dati e la cache istruzioni supportano in modo coerente il fetch delle istruzioni, la lettura e la scrittura dell'operando in ogni ciclo di clock. Le due cache possono inoltre essere «congelate» per evitare l'allocazione in segmenti di codice e per le applicazioni i cui dati siano critici dal punto di vista temporale.

Grazie all'elevato parallelismo interno, è possibile eseguire il fetch delle istruzioni, il fetch dei dati e gli accessi esterni contemporaneamente all'esecuzione delle istruzioni. Inoltre, la cache dati è organizzata a banchi a quattro vie, consentendo accessi simultanei sia in lettura che scrittura. Le istruzioni vengono caricate dalla cache interna o dalla memoria esterna tramite una pipeline specifica a quattro stadi. Ma la grande novità rispetto al 68040 riguarda il fatto che le istruzioni a lunghezza variabile della famiglia

68000 sono decodificate internamente in una rappresentazione a lunghezza fissa e incanalate in un buffer istruzioni. Trattandosi di un funzionamento di tipo FIFO (First In First Out), il buffer fornisce un meccanismo di disaccoppiamento tra l'unità di fetch dell'istruzione e l'unità esecutiva. Quest'ultima è di tipo RISC, caratterizzata da una doppia pipeline di esecuzione, e consente prestazioni di livello superscalare (durata media di esecuzione di un'istruzione inferiore al ciclo di clock). Tramite software è possibile disabilitare la seconda pipeline (rinunciando alle prestazioni superscalari) durante le operazioni di debugging del software o, più semplicemente, quando si vuole diminuire il consumo del chip.

L'unità integrata in virgola mobile (FPU), compatibile sia con il coprocessore matematico integrato del 68040 che con i coprocessori 68881/882, opera in parallelo con l'unità intera: mentre sono in esecuzione calcoli in virgola mobile l'unità intera continua a lavorare autonomamente. Anche la FPU può, infine, essere disabilitata via software per ridurre il consumo.

La cache di branch gioca inoltre un ruolo fondamentale nel raggiungimento delle prestazioni del 68060, consentendo che la maggior parte dei salti venga eseguita in zero cicli (senza provocare alcun ritardo). Utilizzando una tecnica nota come «branch folding», la cache di branch permette alla pipeline di fetch di rilevare e modificare il prefetch delle istruzioni prima che la variazione del flusso di esecuzione influenzi l'unità di esecuzione delle istruzioni, riducendo al minimo gli interventi di caricamento della pipeline.

La cache di branch gioca inoltre un ruolo fondamentale nel raggiungimento delle prestazioni del 68060, consentendo che la maggior parte dei salti venga eseguita in zero cicli (senza provocare alcun ritardo). Utilizzando una tecnica nota come «branch folding», la cache di branch permette alla pipeline di fetch di rilevare e modificare il prefetch delle istruzioni prima che la variazione del flusso di esecuzione influenzi l'unità di esecuzione delle istruzioni, riducendo al minimo gli interventi di caricamento della pipeline.

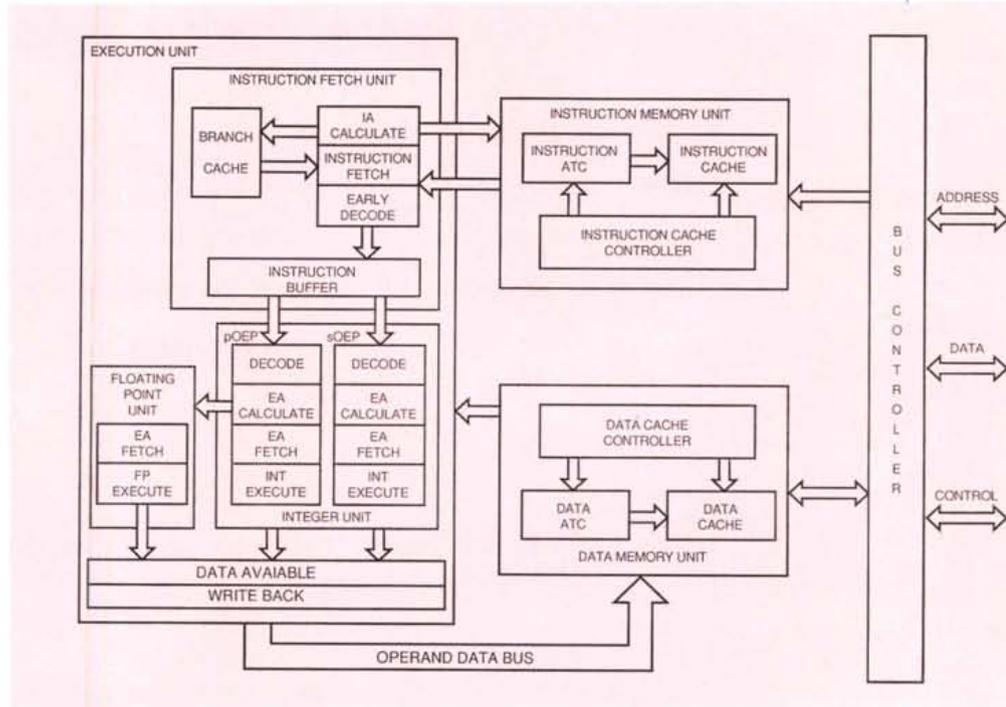
Consumi e prestazioni

Il chip 68060 (oltre a tutto questo ben di Dio) è caratterizzato da una gestione ottimizzata, controllabile via software, del consumo di corrente. Grazie ad un progetto completamente statico, una gestione dinamica dell'alimentazione e alla possibilità di operare a bassa tensione, il 68060 minimizza automaticamente la dissipazione di potenza. Ogni stadio delle pipeline intere o dell'unità FP consuma solo quando c'è un'istruzione in esecuzione, mentre l'array di cache solo

quando viene eseguito un accesso. Per il controllo via software, nel 68060 è stata implementata l'istruzione LPSTOP (Low-Power STOP) che disattiva i circuiti del processore, fermando l'esecuzione delle istruzioni e riducendo in maniera significativa i consumi.

Riguardo, infine, le prestazioni, le prove attualmente effettuate da Motorola indicano un incremento di circa il 50-70% dovuto alla nuova architettura e del 100% grazie al clock raddoppiato. Rispetto quindi ad un 68040 a 25 MHz, il 68060 a 50 MHz è più del triplo più veloce. Tutto ciò senza effettuare ricompilazione del codice: ottimizzando anche questo sarà possibile ottenere un ulteriore 15-25% in più.

Il livello raggiunto supera i 100 MIPS alla frequenza di clock di 66 MHz. Le tre versioni attualmente in programma, 68060, 68LC060 e 68EC060, offrono lo stesso livello di prestazioni (per i calcoli interi) e differiscono tra loro, come già detto, solo per funzioni offerte. In particolare, il chip 68EC060, non dotato né di MMU interna né di coprocessore matematico integrato, offre alte prestazioni a basso costo per la realizzazione di embedded controller dove non sono necessarie unità di questo tipo. Aspettiamo di vederlo presto come controllore di periferiche esterne, come le stampanti laser o gli scanner.



Schema funzionale del Motorola 68060.

Disponibilità

Le tre versioni, 68060, 68LC060 e 68EC060, a 50 MHz sono attualmente in fase di campionatura alfa e beta site. I cam-

pioni generali saranno disponibili, sia per le versioni a 50 che a 66 MHz, entro il terzo trimestre di quest'anno. La produzione in volumi del primo partirà alla fine del terzo

trimestre, quella della versione a 66 MHz inizierà soltanto tre mesi più tardi (fine 1994).

MS

I clienti 68060 dicono...

(Fonte Motorola S.p.A.)

* «DayStar ha scritto la propria storia fornendo aggiornamenti ed alte prestazioni per Apple Macintosh, che sfruttano le più aggiornate tecnologie Motorola. Vediamo nel 68060 una stimolante alternativa per quegli utenti che richiedono prestazioni a livello di PowerPC ma che non desiderano spendere tempo e denaro per convertire le loro attuali applicazioni. Per proteggere l'investimento dei nostri clienti nei prodotti DayStar, offriremo un aggiornamento dai processori 68030 e 68040 a qualsiasi futuro prodotto 68060».

– Andrew Lewis, presidente DayStar Digital.

* «Con prestazioni interne di tipo RISC e compatibilità esterna col codice 68000, il 68060 offre il meglio di entrambe le architetture. Ci aspettiamo un miglioramento del doppio o del triplo rispetto alle prestazioni del 68040 grazie all'architettura superscalare del 68060. Attraverso i continui miglioramenti delle prestazioni della Famiglia 68000, è chiaro l'intento Motorola di raggiungere nei prossimi due anni velocità di clock e perfezionamenti di processo tali da raddoppiare le prestazioni dell'attuale 060. Tutta la storia di Motorola, l'impegno nel supportare il parco clienti, non trovano riscontro presso gli altri produttori di processori real-time. Per questi motivi ci aspettiamo altri 15 anni di continuo supporto e miglioramento della famiglia 68000».

– Shawn Morrissey, direttore progettazione, Force Computers Inc.

* «Il 68060 è importante perché offre ai nostri clienti di schede VME 680x0 un aggiornamento trasparente che consente loro di aumentare in modo significativo le prestazioni senza dover riscrivere il software esistente».

– Bob Aebli, presidente, Heurikon.

* «Benché siamo convinti che i Macintosh PowerPC siano desti-

nati a primeggiare sul mercato, siamo anche consapevoli del fatto che sia necessario un certo tempo affinché le applicazioni compatibili ed il codice vengano ricompilati per questi sistemi. Vediamo il 68060 come un'eccellente opportunità per fornire agli attuali Macintosh 68030 e 68040 un aggiornamento che offra prestazioni più elevate di quelle attuali. Il software compatibile è già stabilizzato e gli utenti finali saranno in grado di utilizzare qualsiasi applicazione stiano usando oggi senza alcun ritardo».

– David Sun, vicepresidente progettazione, Kinstone Technology Corp.

* «Abbiamo deciso, per il 1994, di focalizzare i nostri sforzi su una accelerator board per il 68060. Grazie all'architettura superscalare, questa scheda potrà raggiungere il 200 per cento delle prestazioni consentite da quella per il 68040. Chi lavora su desktop ha bisogno di queste velocità e grazie al software già disponibile siamo in grado di fornire al mercato il più veloce Macintosh 68060 accelerato».

– Achim Strupat, presidente, MicroMac Technology.

* «Il 68060 offre un rapporto prezzo/prestazioni ineguagliabile ed un aggiornamento indolore per i clienti 68000. È un sistema CISC con prestazioni RISC ed estende in modo significativo la nostra attuale linea di prodotti».

– Jerry Gipper, Direttore marketing componenti VME, Motorola Computer Group.

* «Quale produttore di punta di prodotti per internetworking e di servizi di supporto ad essi correlati, Wellfleet è impegnata nell'offrire una via di aggiornamento semplice per i clienti 68000. La combinazione di alcuni fattori quali le prestazioni a 66 MHz, l'efficiente gestione dell'alimentazione, l'architettura scalabile superscalare e i bassi costi globali fanno del 68060 una scelta decisamente attraente per le applicazioni riguardanti le reti».

– Randy Ottman, Senior Product Manager per le piattaforme high-end, Wellfleet Communications

MS