



## Flashtape per C64 (seconda parte)

di Alessandro Guida e Gianni Itta

*Eccoci con la seconda parte dell'articolo in cui viene descritto come velocizzare il registratore a cassette del Commodore 64.*

*Prima di lasciarvi alla lettura, vogliamo informarvi su alcuni eventi riguardanti il flashtape. Nel corso del mese ci siamo accorti che il programma di velocizzazione, di cui abbiamo cominciato a pubblicare il disassemblato sin dalla volta scorsa, poteva essere migliorato.*

*Ci siamo quindi messi all'opera ed il risultato è stato una versione con prestazioni superiori rispetto alla release originale. Naturalmente, le migliorie introdotte hanno portato ad una modifica del programma e quindi, per semplicità, abbiamo preferito riproporvi il listato nella sua completezza. In altre parole, la parte pubblicata la volta scorsa non va tenuta in considerazione.*

*Per quanto riguarda la prima parte dell'articolo, essa non presenta imprecisioni concettuali. L'unica importante differenza su cui vogliamo soffermarci riguarda la codifica dei bit 0 ed 1 da parte del Flashtape che ora è rappresentata da forme d'onda simmetriche, a differenza di quanto avveniva prima. Ciò porta sostanzialmente alla modifica della figura 4 riportata nell'articolo scorso che questa volta assumerà l'aspetto di due onde quadre simmetriche, rispettivamente con semiperiodo di 80 microsecondi (bit 0) e 135 microsecondi (bit 1). Per il resto, a parte qualche valore di benchmark, i concetti già esposti sono corretti.*

T.P.

### Il listato Assembly

Definiti tutti gli aspetti del nostro velocizzatore possiamo passare ad analizzarne il listato in Assembly.

Cominciamo dal fondo! L'ultima parte del listato presenta delle istruzioni memorizzate in pagina due a partire da \$02A7. Queste sono delle routine che interfacciano il programma principale di flashsave con il Basic. Ciò è necessario poiché la maggior parte del codice risiede nella RAM da \$E000 in poi e richiede quindi la disabilitazione di tutta la ROM per poter essere letto ed eseguito. È necessaria, perciò, una gestione del passaggio da RAM a ROM e viceversa, esterna a questa zona di memoria.

In figura 1 vengono riportati i registri utilizzati per il colloquio con il registratore e per la gestione della memoria.

L'inizio della routine in \$02A7 effettua il controllo del numero di periferica. Se si tratta del registratore (#1) abilita la RAM in \$E000 e passa al

controllo della sintassi del comando memorizzato dal sistema operativo nel buffer di input a partire da \$0200.

La nuova routine di save permette la sintassi originale:

```
SAVE «filename»[,1]
```

che, però, non consente la registrazione di programmi più lunghi di 38K a meno di ometterne il nome.

Abbiamo comunque la possibilità di un'altra sintassi:

```
SAVE: filename
SAVE: [filename],R
SAVE: [filename],S indirizzo
```

Il primo comando è uguale al SAVE tradizionale ma ci permette di dare un nome anche ai programmi maggiori di 38K. Nel ricaricare il programma da nastro al termine del Load avremo il READY.

La seconda sintassi permette l'esecuzione automatica del programma con un RUN.

L'ultima possibilità è quella di avere

l'esecuzione automatica con un SYS all'indirizzo specificato. Ad esempio, «SAVE:TEST,\$49152» salva il programma col nome TEST in modo che dopo il LOAD venga eseguito con un SYS49152. Inutile aggiungere che questa opzione si utilizza di solito con i programmi in linguaggio macchina. È anche possibile specificare solo il tipo di autostart omettendo il nome del programma.

L'analisi della sintassi procede controllando la presenza del nome, nel qual caso ne è calcolata la lunghezza che viene conservata in NAMLEN (\$b7); il valore #\$00 indica l'assenza del nome. Viene poi verificata la richiesta di autostart ed aggiornato di conseguenza il flag SRFLAG. Questo contiene per default #\$00, ossia la mancanza dell'autostart (il load termina con il READY).

In caso contrario viene posto a #\$01 per avere il RUN o a #\$80 per il SYS. In caso di SYS viene letto l'indirizzo e conservato in SYSADR. Se viene riscontrata qualche inesattezza nella sintassi il programma ritorna alla pagina 2 per riabilitare la ROM e segnalare l'errore.

A questo punto (\$E06C) comincia la registrazione della testata standard: la gestione del tasto PLAY sul registratore e del messaggio «SAVING...» avviene attraverso delle routine del sistema operativo. Per questo motivo sarà nostra cura ricopiare il sistema operativo sulla RAM prima di copiarvi le routine del flashtape.

Si prosegue creando nel buffer cassetta l'header da registrare prima del programma. Dapprima viene ripulito il buffer poi vengono ricopiati i cinque codici iniziali seguiti dal nome. Dalla locazione \$0350 alla \$0353 vengono conservati gli indirizzi di inizio e fine del programma da registrare prelevandoli da puntatori in pagina zero. Questa coppia di indirizzi viene utilizzata dalla routine di flashload per caricare il programma in formato veloce.

Poiché il programma verrà ricaricato nella stessa zona di memoria da cui era stato salvato, se si vuole registrare un programma che non parta da \$0801 sarà sufficiente variare i puntatori \$2B,\$2C (inizio RAM Basic) e \$2D, \$2E (fine programma) con dei POKE. Viene poi copiata nel buffer (da \$0354) la routine di Flashload. Essa è predisposta per l'esecuzione del RUN automatico. Se il flag SRFLAG indica la richiesta del SYS, verrà aggiunta una istruzione di JMP con l'indirizzo richiesto; in mancanza di autostart

Questo programma è disponibile su cassette presso la redazione. Vedere l'elenco dei programmi disponibili e le istruzioni per l'acquisto a pag. 159.

viene inserito un JMP a \$A52A dove si effettua il relink del programma ed il warm start.

Con queste modifiche è completata la costruzione dell'header che viene registrato in forma tradizionale richiamando due routine del KERNAL (il S.O.). Subito dopo viene forzata la registrazione, come programma appartenente alla testata appena scritta, dei due byte conservati in \$E0FB che contengono l'entry-point della routine di load veloce.

La registrazione prosegue con il

programma in formato flash. Come già visto è necessario attendere circa 0.3 secondi, poi inviare 255 byte di valore #\$FF, uno #\$00 per sincronismo e, quindi, tutto il programma un byte dopo l'altro.

La routine di scrittura di un byte richiama la routine di bitout (trasmissione di un bit), comunicando per mezzo del carry lo stato del bit da scrivere. Qui viene chiamata due volte la routine di timing, che sfruttando il timer B di uno dei due CIA del 64 (impostato su 60 microsecondi) temporizza l'alter-

narsi dello stato positivo e negativo in uscita per la generazione del segnale. In pratica il timer è un contatore hardware che viene decrementato ad ogni ciclo di clock (1 micros.) e quando raggiunge lo zero setta il bit I (underflow) del registro IRQ del CIA. Poiché all'inizio del flashsave vengono disabilitate tutte le sorgenti di interrupt, non viene prodotta alcuna interruzione sul microprocessore, ma possiamo ugualmente controllare tale registro per sapere quando è trascorso il tempo impostato.

```

1 REM *****
2 REM *
3 REM * PROGRAMMA PER LA GENERAZIONE
4 REM * DEL FLASHTAPE
5 REM *
6 REM * PRIMA DI CARICARLO IN MEMORIA
7 REM * DIGITARE:
8 REM *
9 REM * POKE44,16:POKE4096,0:NEW
10 REM*
11 REM*****
12 REM
13 PRINT"ATTENDERE..."
15 RESTORE:IN=2049
20 READA#:IFA#="***"THEN70
30 TT=VAL(A#):POKEIN,TT
40 FORC=1TO7:READA:POKEIN+C:A:TT=TT+A:NEXT
50 READA:IFA<>(TT AND255)THENPRINT"ERRORE NEI
DATA ALLA LINEA"PEEK(64)*256+PEEK(63):END
60 IN=IN+8:GOTO20
70 HB=INT(IN/256):LB=IN-HB*256
80 PRINT"CFG43,1:PG44,8:PG45,"LB":PG46,"HB":CLR"
90 POKE631,19:POKE632,13:POKE198,2
100 END
50000 DATA012,008,010,000,158,032,050,048,062
50010 DATA054,052,000,000,000,000,000,169,019
50020 DATA224,133,254,160,000,132,253,177,053
50030 DATA253,145,253,200,208,249,230,254,000
50040 DATA208,245,169,224,133,254,169,160,026
50050 DATA133,251,169,008,133,252,177,251,094
50060 DATA145,253,230,251,208,002,230,252,035
50070 DATA230,253,208,002,230,254,165,254,060
50080 DATA201,226,208,234,165,253,201,068,020
50090 DATA208,228,169,167,133,253,169,002,049
50100 DATA133,254,177,251,145,253,200,192,069
50110 DATA056,208,247,169,167,141,050,003,017
50120 DATA169,002,141,051,003,160,000,185,199
50130 DATA116,008,208,001,096,032,210,255,158
50140 DATA200,208,244,147,042,032,070,076,251
50150 DATA065,083,072,084,065,080,069,032,038
50160 DATA086,049,046,050,032,042,032,040,121
50170 DATA067,041,049,057,056,053,032,066,165
50180 DATA089,032,065,076,069,088,032,083,022
50190 DATA079,070,084,042,013,000,000,169,201
50200 DATA000,141,225,002,169,042,141,226,178
50210 DATA002,169,165,141,227,002,032,121,091
50220 DATA000,170,240,087,201,058,208,048,244
50230 DATA032,115,000,240,043,160,000,132,210
50240 DATA183,201,044,240,038,165,122,133,102
50250 DATA187,165,123,133,188,032,115,000,175
50260 DATA201,000,240,004,201,044,208,245,119
50270 DATA056,165,122,229,187,133,183,032,083
50280 DATA121,000,201,000,240,037,208,003,042
50290 DATA076,195,002,032,115,000,201,083,192
50300 DATA240,007,201,082,208,242,169,001,126
50310 DATA044,169,128,141,225,002,032,204,177
50320 DATA002,165,020,141,226,002,165,021,230
50330 DATA141,227,002,032,056,248,032,143,113
50340 DATA246,169,060,133,178,169,003,133,067
50350 DATA179,160,191,169,032,145,178,136,166
50360 DATA208,251,162,000,189,246,224,145,145
50370 DATA178,232,200,192,005,208,245,132,112
50380 DATA159,160,000,132,158,164,158,196,103
50390 DATA183,240,012,177,187,164,159,145,243
50400 DATA178,230,158,230,159,208,238,160,025
50410 DATA003,185,043,000,153,080,003,136,091
50420 DATA016,247,160,168,185,156,225,153,030
50430 DATA083,003,136,208,247,173,225,002,053
50440 DATA201,001,240,017,169,076,141,240,061
50450 DATA003,173,226,002,141,241,003,173,194
50460 DATA227,002,141,242,003,032,215,247,085
50470 DATA169,105,133,171,032,107,248,169,110
50480 DATA251,133,193,169,224,133,194,169,186
50490 DATA253,133,174,169,224,133,175,032,013
50500 DATA103,248,076,253,224,003,002,003,144
50510 DATA004,003,129,003,120,169,127,141,184
50520 DATA013,221,173,013,221,173,017,208,015
50530 DATA041,239,141,017,208,165,001,041,085
50540 DATA031,133,001,162,060,142,006,221,244
50545 REM D1↑ C1↑
50550 DATA032,138,225,032,121,225,160,255,164
50560 DATA169,255,032,083,225,136,208,248,076
50570 DATA160,007,024,032,100,225,136,016,188
50580 DATA249,160,000,177,172,032,083,225,074
50590 DATA032,107,003,144,244,032,148,225,167
50600 DATA165,001,041,247,009,032,133,001,117
50610 DATA088,024,169,000,141,160,002,076,148
50620 DATA185,002,133,164,169,008,133,163,189
50630 DATA024,032,100,225,006,164,198,163,144
50640 DATA016,247,096,032,107,225,032,107,094
50650 DATA225,096,169,002,044,013,221,240,242
50660 DATA251,144,005,162,011,202,208,253,212
50670 DATA165,001,073,008,133,001,169,000,038
50680 DATA141,007,221,169,025,141,015,221,172
50690 DATA096,162,003,189,000,003,149,172,086
50700 DATA202,016,248,160,000,136,208,253,199
50710 DATA202,208,248,096,169,016,044,013,228
50720 DATA220,240,251,173,013,221,162,000,000
50725 REM D2↑ C2↑
50730 DATA142,007,221,162,025,142,015,221,167
50740 DATA074,074,096,230,172,208,002,230,062
50750 DATA173,166,172,164,173,228,174,208,178
50760 DATA006,196,175,208,002,056,036,024,191
50770 DATA096,120,173,017,208,041,239,141,011
50780 DATA017,208,165,001,041,031,133,001,085
50790 DATA162,003,189,000,003,149,172,202,192
50800 DATA016,248,160,000,136,208,253,202,199
50810 DATA208,250,160,255,169,016,044,013,091
50820 DATA220,240,251,136,208,246,162,230,157
50825 REM D3↑ C3↑
50830 DATA142,006,221,169,001,072,032,084,215
50840 DATA003,104,176,247,042,201,000,208,213
50850 DATA244,169,008,133,163,032,084,003,068
50860 DATA038,164,198,163,016,247,165,164,131
50870 DATA160,000,145,172,032,107,003,144,251
50880 DATA232,169,131,141,002,003,169,164,243
50890 DATA141,003,003,169,000,141,160,002,107
50900 DATA032,147,252,088,134,045,132,046,108
50910 DATA169,167,072,169,233,072,169,000,027
50920 DATA076,113,168,165,186,201,001,240,126
50930 DATA003,076,207,245,165,001,041,253,250
50940 DATA133,001,076,000,224,165,001,009,097
50950 DATA002,133,001,024,076,147,252,165,032
50960 DATA001,009,002,133,001,076,008,175,149
50970 DATA165,001,009,002,133,001,032,115,202
50980 DATA000,032,107,169,165,001,041,253,000
50990 DATA133,001,096,056,044,048,054,050,226
51000 DATA ***

```



```

00261 E0FE A5 7F      LDA #07F      ;DISABILITA MRI
00262 E100 30 00 00  STR #0000
00263 E103 A0 00 00  LDA #0000      ;RESET U/F FLAG
00264 E106 A0 11 00  LDA #0011      ;DISABILITA VIDEO
00265 E109 29 EF      AND #0EF
00266 E10E 80 11 00  STR #0011
00267 E108 01 01      LDA #01
00268 E110 29 1F      AND #01F      ;AVVIA MOTORE
00269 E112 95 01      STA #01
00270 E114 A2 3C      LDX #03C      ;SETTA TIMER X 60 US
00271 E116 9E 06 00  STX #0006      ; <VEDI ARTICOLO>
00272 E119 20 9A E1  JSR ADR1LM     ;LEGGE LIMITI MEMORIA
00273 E11C              ; DA REGISTRARE
00274 E11C 20 79 E1  JSR ZERO       ;SEGNALE ON E ATTIVA TIMER
00275 E11F
00276 E11F          ;INVIA 255 BYTE WFF PER LASCIARE REGOLARIZZARE LA
00277 E11F          ;VELOCITA' DEL NASTRO
00278 E11F
00279 E11F A0 FF      LDV #0FF      ;NUMERO BYTE
00280 E121 A9 FF      LDA #0FF      ;BYTE DA INVIARE
00281 E123 20 53 E1  JSR BYTOUT    ;INVIA BYTE
00282 E126 66        DEV           ;SE NON HA FINITO
00283 E127 00 F8      BNE HEAD
00284 E129
00285 E129          ;INVIA BYTE DI SINCRONISMO (#000)
00286 E129
00297 E129 A0 07      LDV #007
00298 E128 10        SYNCBV CLC     ;BIT = 0
00299 E12C 20 64 E1  JSR BITOUT    ;INVIA IL BIT
00290 E12F 66        DEV
00291 E130 10 F9      BPL SYNCBV
00292 E132
00293 E132          ;REGISTRAZIONE MEMORIA
00294 E132
00295 E132 A0 00      NEXTVB LDV #00
00296 E134 B1 FC      LDA (#0C).Y   ;LEGGE CARATTERE
00297 E136 20 53 E1  JSR BYTOUT    ;E LO INVIA SU NASTRO
00298 E139 20 66 03  JSR BUMPAD    ;AGGIORNA INDIRIZZO
00299 E13C 90 F4      BCC NEXTVB    ;SE NON HA FINITO RIPETE
00300 E13E 20 94 E1  JSR DELAY     ;ATTENDE 0,3 SEC
00301 E141 A5 01      LDA #01
00302 E143 29 F7      AND #0F7      ;FERMA MOTORE
00303 E145 09 20      ORA #020
00304 E147 95 01      STA #01
00305 E149 58        CLD
00306 E14A 18        CLC
00307 E14B A9 00      LDA #00
00308 E14D 8D 00 02  STA #0200     ;RIABILITA SCHERMO
00309 E150 4C 89 02  JMP SAVEHD    ;E TERMINA
00310 E153
00311 E153
00312 E153          ;ROUTINE DI OUTPUT DI UN BYTE
00313 E153
00314 E153 95 A4      BYTOUT STA #A4 ;CONSERVA BYTE DA TRASH.
00315 E155 A0 00      LDA #000      ;B-BIT(+1) DA INVIARE
00316 E157 95 A3      STA #A3
00317 E159 18        CLC
00318 E15A 20 64 E1  NEXTBI JSR BITOUT ;PRIMO BIT DI SINCRON.
00319 E15D 06 A4      ASL #04       ;INVIA BIT
00320 E15F              ;PORTA NEL CARRY IL BIT
00321 E161 C6 A3      DEC #A3       ;SUCCESSIVO
00322 E161 10 F7      BPL NEXTBI    ;CONTROLLA SE HA FINITO
00323 E163 60        RTS           ;ANCORA
00324 E164
00325 E164          ;ROUTINE DI INVIO DI UN BIT AL NASTRO
00326 E164
00327 E164 20 66 E1  BITOUT JSR TIMING ;TEMPORIZZAZIONE SEGNALE
00328 E167 20 66 E1  JSR TIMING
00329 E16A 60        RTS
00330 E16B
00331 E16B A9 02      TIMING LDA #02 ;ATTENDE TIMER U/F
00332 E16D 2C 00 00  NREADY BIT #000
00333 E170 F0 F8      BEQ NREADY
00334 E172 90 05      BCC ZERO
00335 E174 A2 06      LDX #06
00336 E176 CA        DELTA DELX     ;DELTA PARI A 55US
00337 E177 00 FD      BNE DELTA
00338 E179 A5 01      ZERO LDA #01
00339 E17B 49 00      EOR #00
00340 E17D 95 01      STA #01
00341 E17F 00 00      LDA #000
00342 E181 80 07 00  STA #0007
00343 E184 A9 19      LDA #19
00344 E186 80 0F 00  STA #000F
00345 E189 60        RTS
00346 E18A
00347 E18A A2 03      ADR1LM LDX #03 ;RILEVA I LIMITI DEL
00348 E18C 80 50 03  L2 LDA #0350.X ;PROGRAMMA DA REGISTR.
00349 E18F 95 AC      STA #AC.X     ; DALLA TESTATA
00350 E191 CA        DEK
00351 E192 10 F0      LDV #00
00352 E194 00 00      DELAY DV #000 ;ATTENDE CIRCA 0,3 SEC.
00353 E196 88        L3
00354 E197 00 FD      BNE L3
00355 E199 CA        DEK
00356 E19A 00 F0      BNE DELAY
00357 E19C 60        RTS
00358 E19D
00359 E19D          ;ROUTINE DI LOAD VELOCE MEMORIZZATA NELLA TESTATA
00360 E19D          ; (HEADER) DEL PROGRAMMA. HEL BUFFER DI CASSETTA
00361 E19D          ; (#035C).
00362 E19D
00363 E19D          ;**#0354
00364 E19D
00365 E19D          ;ROUTINE DI BITIN (INPUT DI UN BIT)
00366 E19D
00367 E19D A9 10      BITIN LDA #10
00368 E19E 2C 00 DC  WAIT BIT #0000 ;ATTENDE SEGNALE DI SYNC
00369 E19F F0 F8      BEQ WAIT
00370 E1A0 A0 00 00  LDA #0000
00371 E1A2 00 00 00  LDX #0000
00372 E1A4 00 00 00  LDX #0000
00373 E1A6 00 00 00  STX #0007
00374 E1A8 00 00 00  LDX #0019
00375 E1AA 00 00 00  STX #000F
00376 E1AC 00 00 00  LSR A
00377 E1AD 00 00 00  LSR A
00378 E1AE 00 00 00  RTS
00379 E1AF
00380 E1AF          ;ROUTINE INCREMENTO INDIRIZZO LOAD
00381 E1AF
00382 E1AF EF AC      BUMPAD INC #AC ;EHE L4
00383 E1B1 EC AC      INC #AC
00384 E1B3 AC AC      LDA #AC
00385 E1B5 A4 AC      LDV #AC
00386 E1B7 E4 AC      CPY #AC
00387 E1B9 00 00      BNE NOC
00388 E1BB C4 AC      CPY #AF
00389 E1BD 00 02      BNE NOC
00390 E1BF 24        SEC
00391 E1C1 00 00      ;.BYTE #24 ;SALTA ISTRUZIONE SUCCESS.
00392 E1C3 00 00      NOC CLC
00393 E1C5 00 00      RTS
00394 E1C7
00395 E1C7          ;ENTRY POINT ROUTINE LOAD VELOCE

```

```

00396 03E1
00397 03E1 78      LOAD SET
00398 03E2 A0 11 00  LDA #0011      ;DISABILITA VIDEO
00399 03E5 29 EF      AND #0EF
00400 03E7 80 11 00  STA #0011
00401 03E9 A5 01      LDA #01
00402 03EB 29 1F      AND #01F      ;AVVIA MOTORE
00403 03ED 05 01      STA #01
00404 03EF A2 03      LDV #003
00405 03F2
00406 03F2 80 50 03  L3 LDA #0350.X
00407 03F5 95 AC      STA #AC.X
00408 03F7 05 01      DEK
00409 03F9 10 F8      BPL L3
00410 03FB A0 00      LDV #000
00411 03FD 88        DEV
00412 03FF 00 FD      L10 BNE L10
00413 0401 00 FA      DEK
00414 0403 00 FA      BNE L10
00415 0405
00416 0405          ;RICEVE 255 SEGNALI PER PERMETTERE LA STABILIZZAZIONE
00417 0405          ;DELLA VELOCITA' DEL NASTRO
00418 0405
00419 0405 A0 FF      LDV #0FF
00420 0407 A2 10      L6 LDA #010
00421 0409 2C 00 DC  WAIT BIT #0000 ;RILEVA SEGNALE
00422 040B F0 FB      BEQ WAIT2
00423 040D 88        DEV
00424 040F 00 FD      BNE L6
00425 0411
00426 0411          ;RILEVA EVTE DI SINCRONIZZAZIONE (#000)
00427 0411
00428 0411 A2 E6      LDV #0E6
00429 0413 8E 06 00  STX #0006 ;IMPOSTA PARTE BASSA TIMER SU
00430 0415 A5 01      LDA #001 ;230 US. <VEDI ARTICOLO>
00431 0417 45 01      LDR #001 ;FLAG SYNC NON RICEVUTO
00432 0419 20 54 03  JSR BITIN    ;RICEVE BIT
00433 041B C0 F8      PLA         ;RECUPERA BYTE IN
00434 041D          ;RICEZIONE
00435 041D B0 F7      BCS NOSYNC  ;SE BIT(+1) NON E IL
00436 041F 2A        ROR A     ;BYTE DI SINCRONISMO
00437 0421 00 F4      POL A       ;CONSERVA BIT RICEVUTO
00438 0423 C9 00      CMP #000    ;SE BYTE=000 FINE
00439 0425 D0 F4      BNE SYNC
00440 0427
00441 0427          ;LETTURA DATI DAL NASTRO
00442 0427
00443 0427 A9 00      BYTEIN LDA #00 ;B BIT (+1) DA RICEVERE
00444 0429 85 A3      STA #A3
00445 042B 20 54 03  L1 JSR BITIN    ;RICEVE BIT
00446 042D C0 F4      ROL #04     ;BIT IN #04
00447 042F C6 A3      DEC #A3     ;-1 BIT DA RICEVERE
00448 0431 10 F7      BPL L1
00449 0433 AF A4      LDA #04     ;BYTE RIC. IN (<A>)
00450 0435
00451 0435 A0 00      LDV #000
00452 0437 2A        ROR A     ;MEMORIZZA BYTE
00453 0439 20 66 03  JSR BUMPAD    ;AGGIORNA INDIRIZZO
00454 043B 90 F4      BCC BYTEIN   ;RIPETE SE C=0
00455 043D A9 03      LDA #03
00456 043F 80 02 03  STA #0302
00457 0441 90 F4      BCC #04
00458 0443 80 03 03  STA #0303
00459 0445 A9 00      LDA #00
00460 0447 8D 00 02  STA #0200
00461 0449 20 93 FC  JSR #FC93    ;FERMA MOTORE E ABILITA
00462 044B          ;SCHERMO.
00463 044B
00464 044B 58        CLD
00465 044D 02 20      STX #20
00466 044F 84 2E      STY #2E
00467 0451 A9 07      LDA #07
00468 0453 0F 2E      PHA
00469 0455 0F 2E      PHA
00470 0457 0F 2E      PHA
00471 0459 4C 71 A8  JMP #A871
00472 045B
00473 045B          ;INIZIO ROUTINE SAVE VELOCE IN #02A7
00474 045B
00475 045B          ;**#02A7
00476 045B
00477 045B A5 BA      SRVEIN LDA #BA ;SE PERIFERICA DIVERSA
00478 045D C9 01      CMP #001 ;DA I (REGISTRATORE)
00479 045F 00 03      BEQ OK
00480 0461 4C ED F5   JMP #F5ED ;VA AL LOAD NORMALE
00481 0463 A5 01      OK LDA #01
00482 0465 29 FD      AND #0FD
00483 0467 85 01      STA #01
00484 0469 4C 00 E0   JMP BEGIN
00485 046B
00486 046B A5 01      SAVEND LDA #01 ;RILEVA ROM IN #000
00487 046D 00 02      ORA #002
00488 046F 85 01      STA #01
00489 0471 18        CLC
00490 0473 4C 93 FC   JMP #FC93
00491 0475
00492 0475          ;PIABILITA SCHERMO E
00493 0475          ;TORNA AL BASIC
00494 0475
00495 0475          ;SYNTAX ERROR
00496 0475
00497 0475 A5 01      ERROR LDA #01
00498 0477 09 02      ORA #002
00499 0479 85 01      STA #01
00500 047B 4C 06 AF   JMP #AF06
00501 047D A5 01      VALDET LDA #01
00502 047F 09 02      ORA #002
00503 0481 85 01      STA #01
00504 0483 20 73 00   JSR #7300 ;CHARGET
00505 0485 20 6B A9   JSR #966B
00506 0487 A5 01      LDA #01
00507 0489 29 FD      AND #0FD
00508 048B 85 01      STA #01
00509 048D 68        RTS
00510 048F
00511 048F          ;END

```

SYMBOL TABLE

SYMBOL	VALUE	SYMBOL	VALUE	SYMBOL	VALUE	SYMBOL	VALUE
ADR1LM	E16A	BEGIN	E000	BITIN	0354	BITOUT	E164
BUMPAD	036B	BYTEIN	03C1	BYTOUT	E153	CHARGET	0673
CHRGOT	0079	CLEAR	E07E	CODE	E0F6	COPY	E19C
DELAY	E194	DELTA	E176	DONE	E039	EPNT	08FD
ERR1LK	E049	ERROR	02C3	FINE	03F0	FLOCODE	E0B5
FLSRVE	E0FD	FSRVE	02A7	HCODE	E095	HEAD	E121
HEADER	E06C	IOROR	E0A9	IOBUF	E0D6	ISRVE	0332
L1	03C5	L10	039C	L2	E19C	L3	E196
L4	0371	L6	03A4	L9	0392	LENHGT	E02E
LOAD	03E1	LOADRD	E0FB	LOOP1	0618	LOOP2	062F
LOOP3	0653	LOOP4	056B	NRW02	0A8D	NRW03	E0A9
NARLEN	0067	NARSET	E096	NEXTBI	E15A	NEXTVB	E132
NOC	037F	NOC1	0639	NOCC	063F	NOSYNC	03B3
NREADY	E16D	OK	02B0	OUTPUT	066E	SAVEIN	02A7
SAVEHD	0269	SPHT	00FB	SPLNG	02E1	SRMODE	E04C
SYNC	03E5	SYNCRV	E12B	SVAR	E05A	SVASDR	02E2
TEXT	0874	TIMING	E16B	VALGET	02CC	WAIT	035E
WAIT2	03A6	ZERO	E179				

END OF ASSEMBLY

Scaduto il tempo si testa il carry e, se è alto (bit da trasmettere = 1), si aggiunge un ulteriore ritardo di 55 microsecondi.

Va tenuto presente che la durata effettiva dei segnali è di circa 20 microsecondi superiore a quella impostata nel timer a causa del tempo necessario al microprocessore per rilevare l'underflow del timer ed invertire il segnale in uscita.

**Nota:** Sul listato in Assembler si può vedere che in effetti la linea di uscita verso il registratore viene manipolata a rovescio. In altre parole, quando parliamo di segnale alto, in realtà si trova a zero mentre è a 1 quando il segnale dovrebbe essere basso. Ciò è dovuto al fatto che, per motivi hardware, il segnale tra la registrazione e la riproduzione viene invertito costringendoci, in fase di scrittura, ad operare esattamente al contrario di come dovremmo.

Il save si conclude con la riabilitazione di tutte le sorgenti di interrupt ed il ritorno al Basic.

Segue la routine di save quella per il load, che verrà copiata ad ogni salvataggio nell'header della registrazione.

La fase di load inizia con la lettura della testata e dei due byte seguenti da parte del sistema operativo del 64. Finito il caricamento di questa prima parte viene automaticamente eseguita la routine di flashload a partire da \$0381.

Dopo avere disabilitato l'IRQ viene rimesso in movimento il motore e letti i limiti di memoria da caricare da nastro. Comincia poi la ricerca del byte di sincronismo che segna l'inizio dei dati.

Vengono contati 255 segnali in ingresso senza controllarne la durata, al solo scopo di permettere al nastro di stabilizzarsi in velocità. Inizia quindi il test dei bit in ingresso in attesa di ot-

to bit consecutivi di valore 0 (vedi fig. 2). L'ottavo «0» segna l'inizio dei bit appartenenti al programma.

La ricezione di un bit dal nastro è gestita dalla routine di «bitin». In riproduzione il registratore è collegato al piedino FLAG del CIA #1 (Complex Interface Adapter) del C64. Un fronte negativo (passaggio dallo stato alto a quello basso) del segnale su di questa entrata provoca il settaggio del bit 4 del registro delle richieste di interrupt (SDC0D) del CIA. Non possiamo quindi sapere lo stato del segnale in arrivo dal registratore, ma verremo inequivocabilmente informati ogni volta che vi sarà un fronte discendente.

Il flag viene azzerato dalla lettura dello stesso registro.

Per determinare la durata di un segnale in arrivo utilizzeremo il timer b del CIA #2. Il timer verrà avviato ad ogni fronte negativo rilevato, con un

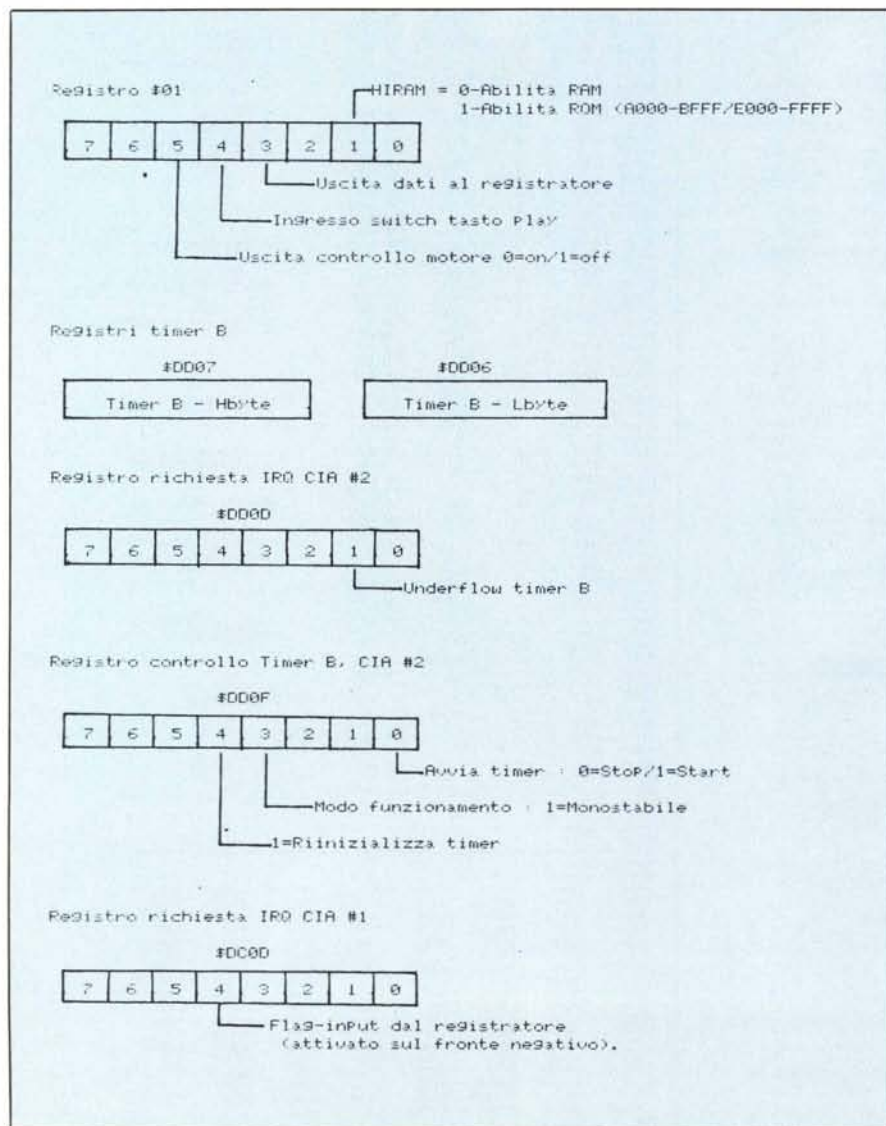
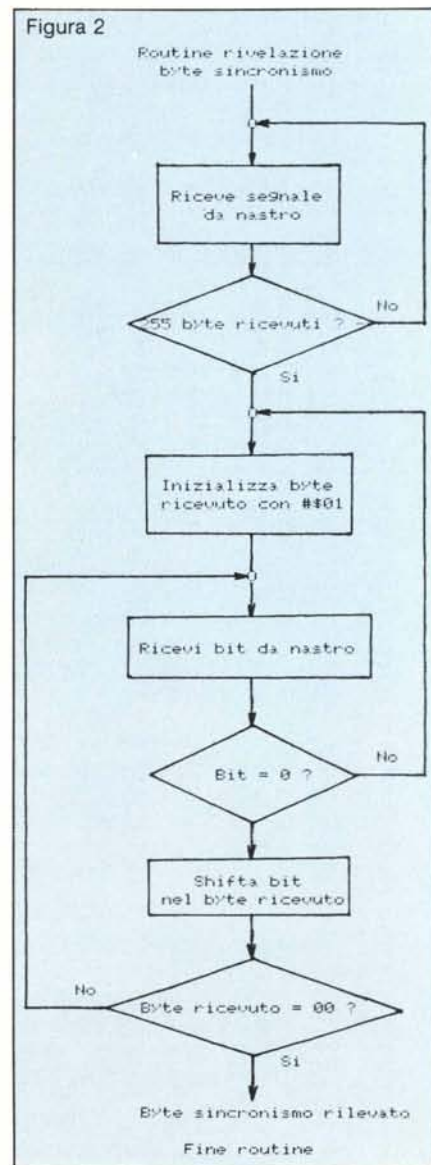


Figura 1 - Registri utilizzati dal programma di questo articolo.



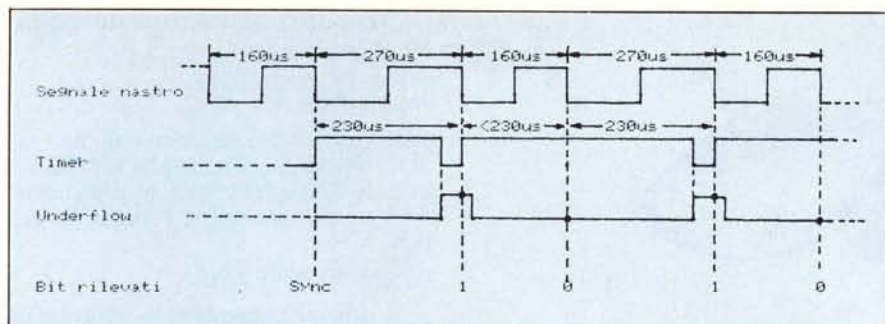


Figura 3 - Esempio processo di ricezione di un byte.

tempo superiore alla durata del bit di valore 0 (160 microsecondi) ma inferiore all'uno (270 microsecondi). Sperimentalmente abbiamo trovato migliore il valore di 230 microsecondi. All'arrivo del bit seguente viene controllato se il timer ha raggiunto lo zero (settando il flag di underflow) o no. Nel primo caso la durata del segnale sarà stata superiore a quella del timer (si tratta, quindi, di un segnale lungo, ossia un bit = 1), nel secondo il segnale avrà avuto una durata inferiore a quella imposta nel timer. Pertanto, lo stato del flag di underflow riflette la durata del segnale: 1-segnale lungo, 0-segnale corto; indica cioè il valore del bit ricevuto. Comunque, prima dell'analisi dello stato dell'underflow viene riavviato il timer per la verifica del bit seguente.

All'uscita della routine lo stato del flag suddetto viene riportato nel carry per essere poi immesso nel byte in ricezione. Ricordiamo infine che ogni byte è composto da nove bit di cui il primo serve solo a fornire il fronte negativo necessario per la valutazione del primo bit e dei seguenti.

### Realizzazione del programma

Il listato in Assembly presenta tre campi di indirizzo. La prima parte è posta in SE000, la seconda (il flash-load) in S0354, e la terza (le routine di interfacciamento) in S02A7.

Quest'ultime saranno effettivamente allocate in pagina 2 mentre, la routine di load, sarà accodata al flashsave a partire da SE198. Essa verrà copiata nel buffer di cassetta solo durante la fase di save. È stato necessario effettuare l'assemblaggio nella zona di memoria corretta affinché alle istruzioni di JMP e JSR venissero assegnati gli indirizzi esatti.

Chiarito ciò, risulta comunque preferibile conservare il programma in altra forma. I codici generati dall'Assembler li accoderemo ad una piccola routine che si occuperà di ricopiare la ROM in SE000 in RAM (come detto nel corso dell'articolo), di ricopiare le due parti del flashtape in SE000 e S02A7, ed infine di cambiare gli indi-

rizzi del vettore di SAVE per puntare alla nuova routine.

Per caricare la routine in memoria potete servirvi di un monitor per linguaggio macchina e del codice oggetto riportato sul listato Assembly a lato degli indirizzi. Salvate infine il tutto su disco o nastro a partire da S0801. Il

	1.versione	2.versione	3.versione
Timing save (bit 0)	60 micros.	78 micros.	112 micros.
Timing load	230 "	264 "	325 "
Timer-L save (\$E115)	## 3C	## 4E	## 70
Timer-H load (\$E1A8)	## 00	## 01	## 01
Timer-L load (\$E1F8)	## E6	## 08	## 45
DATA D1/C1 linea 50540	060/244	078/006	112/040
" D2/C2 " 50720	000/000	001/001	001/001
" D3/C3 " 50820	230/157	008/191	69/252

Tabella 1 - Temporizzazioni possibili per variare la velocità del programma flashtape. Per ogni versione vi sono dati da sostituire nel listato Assembly o in quello Basic.

programma così registrato sarà eseguibile con un semplice RUN.

In alternativa potrete utilizzare il listato «generatore» in Basic. Prima di cominciarne la digitazione è, però, indispensabile battere in modo diretto la linea riportata nei REM dello stesso listato, affinché l'inizio della RAM dedicata ai programmi in Basic venga spostato da S0801 a S1001.

Il programma è dotato di un controllo di checksum per ogni linea di dati per cui le possibilità di errore sono minimizzate. Se comunque nutrite il sospetto di aver commesso qualche errore, salvate il programma in questa forma prima di dare il Run. Lanciandone l'esecuzione infatti verrà generata in memoria la versione definitiva del Flashtape, ed il sorgente in Basic cancellato.

A questo punto il programma può essere salvato con un semplice SAVE su disco o nastro.

Prima di concludere dobbiamo sottolineare un aspetto comune a tutti i velocizzatori per nastro.

Per ottenere prestazioni eccezionali, questi programmi lavorano ai limiti delle capacità fisiche del registratore e

dei nastri comuni. Pertanto, affinché funzionino a dovere, è necessario che il registratore abbia le testine ben allineate e le cassette siano di buona qualità.

In ogni caso, il flashtape permette a chi dovesse avere delle difficoltà con il proprio registratore di approntare delle versioni leggermente meno veloci.

In tabella 1 sono riportati altri valori di temporizzazione ed i dati da modificare nei listati.

### Conclusioni

La stesura di questo programma ha richiesto diverso tempo, per poter creare un prodotto davvero affidabile. Poiché non sempre i calcoli su carta garantiscono la riuscita di un progetto, abbiamo passato lunghe ore in laboratorio ad osservare all'oscilloscopio i traballanti segnali in uscita dal regi-

stratore. Ed ancora più tempo, abbiamo trascorso a verificare il programma su i tipi di registratori più disparati; originali e più o meno compatibili. Infine abbiamo cercato non solo di darvi il programma funzionante, ma anche di condensare in questo articolo, nella maniera più semplice possibile, tutte le spiegazioni circa il funzionamento del registratore Commodore e del nostro velocizzatore.

Ci sia permesso, in conclusione di ringraziare la ditta GR-ELEKTROSUD di Francavilla F. per averci messo a disposizione per tanto tempo e con tanta pazienza il suo laboratorio.

Per chi volesse approfondire la conoscenza del Commodore-64 e delle sue periferiche, ecco un elenco dei testi e manuali che abbiamo consultato:

*Il S.O. del CBM64 - EVM*

*C64 Programmer's Ref. Guide*

Commodore

*La programmazione del 6502*

Jackson

*Macro-Assembler - Commodore*

*Impariamo il L.M. con il C64*

Personal Software

*Applicazioni del 6502 - Jackson*