

**O**ggi presentiamo i primi pezzi del Viclab, e precisamente le schede d'ingresso-uscita da collegare al VIC ed utili per effettuare semplici esperimenti. Prima però vogliamo trattare brevemente un argomento che riteniamo interessante riguardante l'interscambio di dati tra dispositivi.

## Il Bus e la logica TRI-STATE

Il BUS è un elemento fondamentale nei circuiti in cui un'unità centrale P (per esempio un microprocessore) debba scambiare dei dati con le periferiche ad essa affiliate. Senza di esso, tale unità dovrebbe avere tante uscite quanti sono i dispositivi ad essa collegati. Infatti in tal caso (fig. 1) un processore che emette dati ad 8 bit e deve comunicare con cinque dispositivi, deve avere cinque percorsi di collegamento ciascuno di otto linee: esso necessita dunque di 40 fili per esplicitare solo la funzione di trasmissione dati.

A sua volta ciascun dispositivo per inviare dati al processore ha bisogno di essere collegato, sempre tramite un percorso ad otto linee, ad un circuito che abiliti alla comunicazione un elemento per volta. Il tutto si risolve con altri 40 cavi di collegamento per un totale di 80 fili, e questo solo per cinque dispositivi!

La tecnica moderna ha semplificato notevolmente il problema dell'interscambio di informazioni tra i blocchi periferici e quello centrale o tra i blocchi stessi con l'introduzione del BUS.

Il BUS è in pratica un'unica via bidirezionale tramite la quale uno qualunque dei trasmettitori scambia informazioni con uno qualunque dei ricevitori e tutto il sistema orbita intorno a tale elemento (fig. 2). Si noti come il numero dei collegamenti sia di fatto ridotto sensibilmente.

Si capisce però che con tale tecnica si può effettuare un solo trasferimento dati per volta; quindi, quando un dispositivo sta trasmettendo, le uscite di tutti gli altri devono essere scollegate dal BUS (per evitare sovrapposizioni nel sistema) e deve essere abilitato l'ingresso del terminale con cui si vuole colloquiare. I dati uscenti da ciascun blocco, devono allora essere controllati da un controllore che permetta l'interscambio se richiesto o che lo disabiliti in caso contrario.

Il controllo può essere effettuato usando come elementi costruttivi dei dispositivi a logica TRI-STATE (o TSL).

Si veda in figura 3 di pag. 60 la schematizzazione di uno di tali elementi (un buffer TRI-STATE).

Il funzionamento è molto semplice: un qualunque stato, presente sul terminale d'ingresso, viene trasferito in uscita solo se è stata abilitata la transizione ingresso-uscita per mezzo di una opportuna condizione posta sulla linea di controllo (in figura è il terminale 2). Tale condizione può essere 0 od 1 secondo le specifiche del costruttore.

In caso contrario, l'informazione non



# VIC

# da zero

Terza parte

di Tommaso Pantuso

passa e l'uscita risulta a tutti gli effetti scollegata dal resto del circuito (si dice che essa è nello stato di alta impedenza o floating). In trasmissione uno solo dei dispositivi collegati al BUS può essere abilitato. In figura 4 di pag. 60 è rappresentato un esempio di collegamento di più elementi ad un BUS utilizzando la logica TS.

### Le schedine I/O

Sono circuitualmente molto semplici e gli elementi di base per la loro realizzazione

sono stati descritti nell'articolo precedente. Diamo comunque qualche altra delucidazione.

La scheda VL1 contiene un visualizzatore a diodi led pilotati da un buffer-driver 7406.

I led agli estremi, cioè quelli verdi, visualizzano rispettivamente la condizione in cui vengono a trovarsi i terminali CB2 e CB1 del VIA 6522 corrispondenti alle linee M e B della user-port.

I rimanenti otto led riportano, da sini-

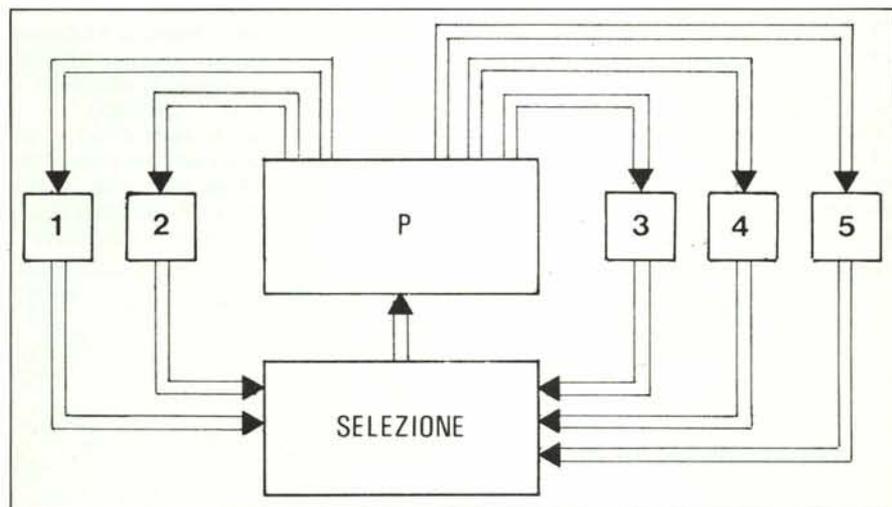


Figura 1 - Uno scomodo modo di trasferimento dati.

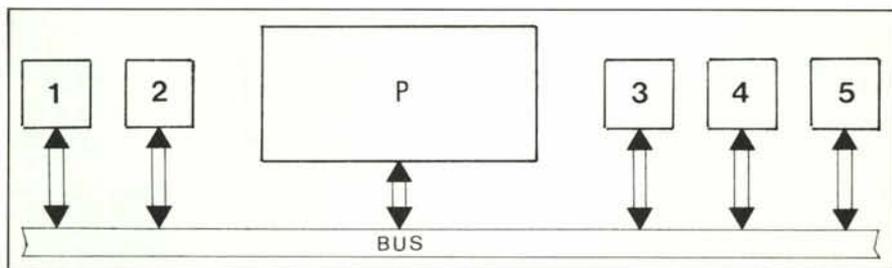


Figura 2 - Il BUS e le periferiche.

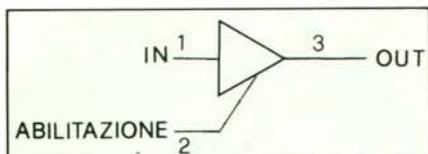


Figura 3 - Un buffer TRI-STATE: il dato passa solo se sul terminale 2 c'è la condizione di abilitazione.

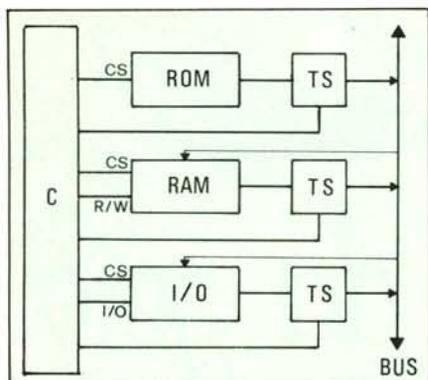


Figura 4 - Un esempio di collegamento ad un BUS con la logica TS. La logica di controllo C abilita solo i dispositivi che devono collocare.

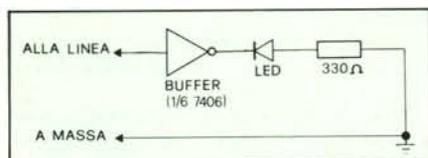


Figura 5 - Singola linea del circuito VL1.

stra verso destra, la condizione delle linee da PB7 a PB0. In pratica, se configuriamo tutte le linee come uscite (POKE 37138,255) e poniamo p.es. nel registro d'uscita la parola 10101010 (POKE 37136,170) sulla scheda si accenderanno i led corrispondenti ad un 1 e si spegneranno quelli corrispondenti ad uno 0.

Lo schema di pilotaggio della singola linea è riportato in figura 5, mentre nella figura 6 si può osservare lo schema completo del circuito ed i valori dei componen-

ti. Sulla scheda trovano posto due connettori da 12+12 vie, di cui uno serve per alloggiare altri elementi del Viclab ed uno per collegare la VL1 alla user-port (vedi foto). Sulla stessa scheda può essere posta una morsettiera utile da usare come punto di prelievo e di immissione di segnali.

I connettori a cui abbiamo accennato

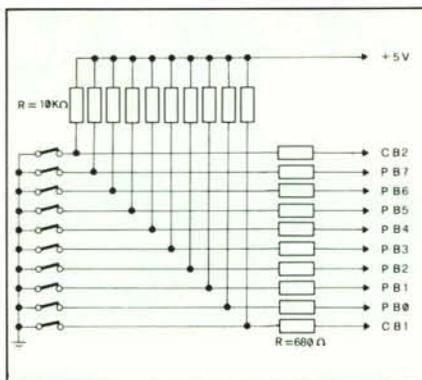


Figura 9 - Schema elettrico della scheda VL2.

non sono di facile reperimento ma possono essere realizzati tagliandone uno da 15+15, posti più facili da trovare in commercio. Nelle figure 7 e 8 riportiamo il disegno del circuito stampato e lo schema di assemblaggio dei componenti. Abbiamo preferito realizzare il circuito stampato su una piastra a singola faccia predisponendo per ricevere in fase di montaggio cinque ponticelli che fungono da lato superiore del circuito (senza intaccarne l'estetica) al fine di ridurne il costo. In foto è riportata la scheda VL1 montata.

La seconda scheda, chiamata VL2, contiene tre serie di quattro microinterruttori per un totale di 12 elementi (di questi, il primo e l'ultimo sono inutilizzati).

Essi pongono, nel modo descritto la volta precedente, le informazioni sulla user-port. La loro posizione sulla scheda d'ingresso corrisponde a quella dei led. Le resistenze di ordine dispari sono state previste

per non danneggiare il VIA se la scheda VL2 viene inserita quando la porta è predisposta come uscita e comunemente per non influenzare le linee in tale situazione (non essendo il circuito dotato di driver TRI-STATE). Nelle figure 9, 10 e 11 riportiamo lo schema del circuito, il disegno dello stampato, lo schema di montaggio.

In una foto si può osservare la scheda assemblata. Per ovvie ragioni non si è potuto fare a meno di realizzare lo stampato su una piastra a doppia faccia.

Riguardo all'hardware non ci sono altre cose di rilievo da dire tranne che, dopo aver inserito la VL1 nella user-port, se i led sono tutti accesi, la scheda funziona.

Per provare ulteriormente le linee, si scriva POKE 37138,255: gli otto led centrali dovranno spegnersi.

Come avrete sicuramente notato, sul circuito stampato sono presenti i terminali C, VIC e 64. Essi sono stati aggiunti in un secondo tempo al fine di poter adattare le schede anche al Commodore 64 effettuando un ponticello fra i terminali C e 64. Naturalmente per il VIC il collegamento va fatto tra i terminali C e VIC. Il comportamento della porta parallela d'uscita del 64 è identico a quello descritto la volta scorsa per il VIC 20. Avremo comunque modo di parlare di questo in seguito. Vi basti per ora sapere che all'indirizzo 37138 del VIC (DDR) corrisponde il 56579 del 64; all'indirizzo 37136 (IOR) corrisponde 56577. Aggiungiamo che le foto sono relative ai primi prototipi e su di esse si può notare qualche diversità rispetto allo stampato. Non ci resta nient'altro da fare che andare ad esaminare le tecniche di base per il controllo delle linee d'I/O che ora possiamo controllare otticamente in maniera più immediata tramite il visualizzatore. Per poter comprendere bene tali tecniche, bisogna prima apprendere alcuni concetti di algebra booleana e precisamente le operazioni di AND, OR, NOT ed EXOR (OR ESCLUSIVO).

È proprio questo l'argomento che affronteremo nel prossimo paragrafo.

## L'algebra della logica

Quando, intorno alla metà dell'Ottocento, George Boole espone nei suoi scritti le regole dell'algebra binaria basata su due valori, 0 ed 1, affermandi il vero e il falso di una certa proposizione, non avrebbe mai immaginato che, circa 80 anni dopo, Shannon avrebbe utilizzato il suo simbolismo non per lo studio della logica ma per l'analisi dei circuiti a contatti. Egli infatti usò i valori 0 ed 1 dell'algebra booleana per indicare la presenza o l'assenza di una certa condizione in un punto di un circuito (p.es. 0 = assenza di tensione, 1 = presenza di tensione). Oggi tale algebra è applicata ai circuiti combinatori e sequenziali ed in particolare ai computer. Vediamone qualche elemento.

Per prima cosa ricordiamo che abbiamo definito come variabile booleana o binaria una variabile che può assumere due valori

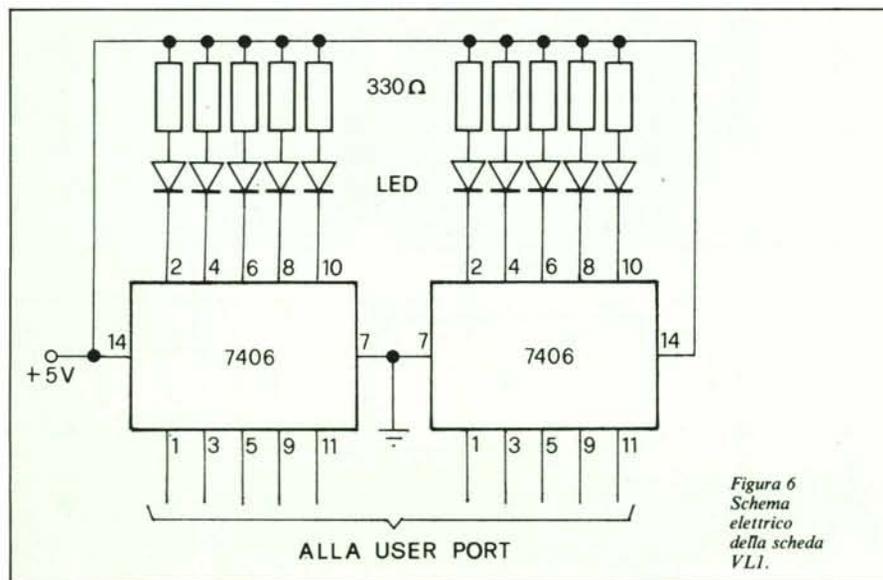


Figura 6  
Schema  
elettrico  
della scheda  
VL1.

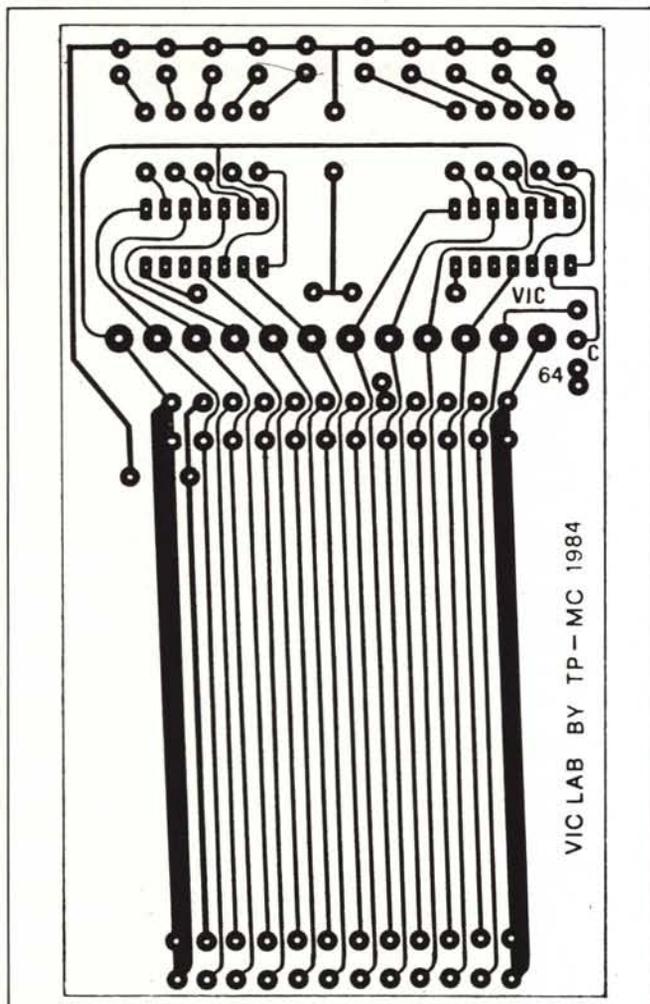


Figura 7 - Lato inferiore del C.S. VL1.

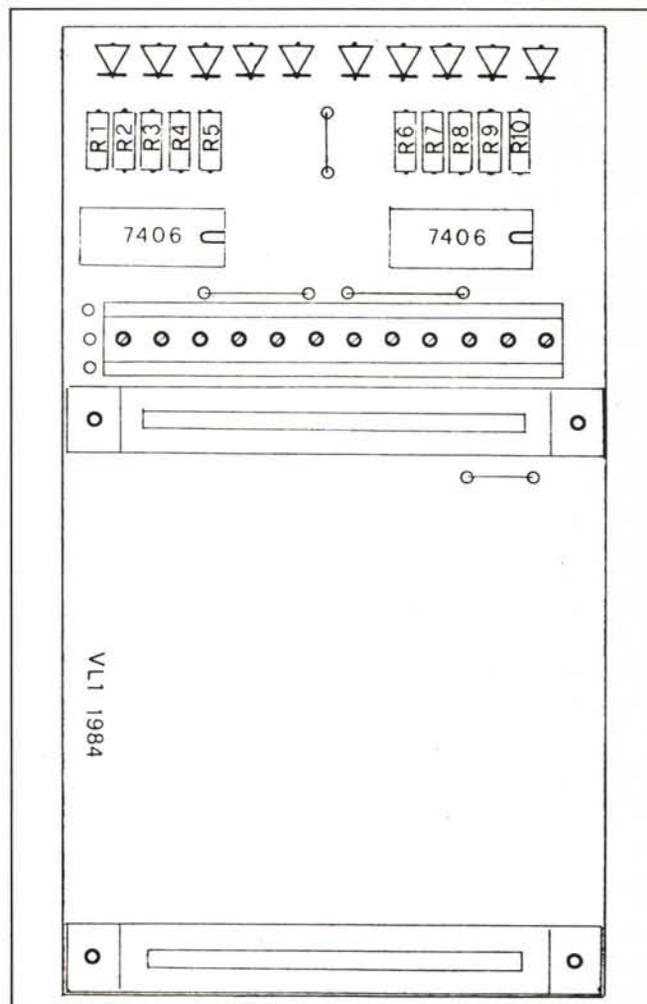


Figura 8 - Assemblaggio dei componenti sul C.S. VL1.

mutuamente esclusivi (0 ed 1). Mutuamente esclusivi significa che se ne assume uno non può assumerne contemporaneamente l'altro. Definiamo alcune operazioni fondamentali con tali variabili.

**Operazione OR o somma logica**

Invece di partire dalla teoria e spiegarla con un esempio pratico, partiamo dalla pratica e cerchiamo di ricavarne delle rego-

le. Si osservi il circuito di figura 12a. Indichiamo con 1 la condizione *lampadina accesa* (presenza di corrente nel circuito) con 0 la condizione *lampadina spenta* (assenza di corrente nel circuito) ed ancora con 1 e 0 le condizioni *interruttore chiuso* ed *interruttore aperto* (anche in questo caso la corrente passa o non passa). Si capisce facilmente, guardando la figura, che basta chiudere uno solo dei due interruttori S1

ed S2 (cioè porlo ad 1) perché la lampadina L risulti alimentata dalla batteria B.

Si può ricavare, ispezionando lo schema, quest'insieme di regole (tabella della verità):

STATO DI S1 + STATO DI S2 = STATO DI L		
chiuso	chiuso	accesa
chiuso	aperto	accesa
aperto	chiuso	accesa
aperto	aperto	spenta

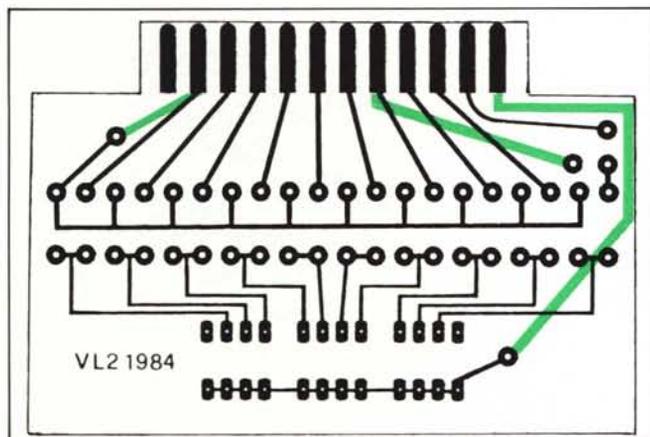


Figura 10 - Lato inferiore del C.S. relativo alla scheda VL2. In trasparenza si notano le piste del lato superiore contrassegnate dal colore verde.

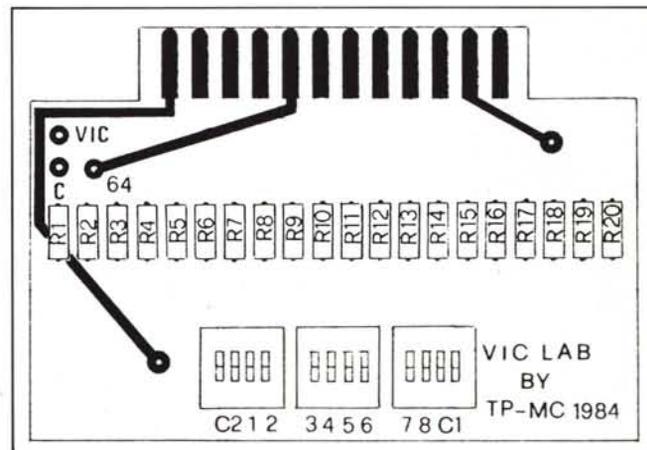


Figura 11 - Assemblaggio dei componenti sul C.S. VL2.

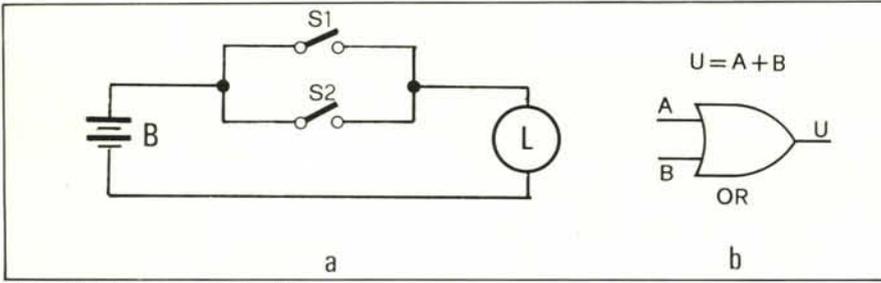


Figura 12 - Schematizzazione dell'OR.

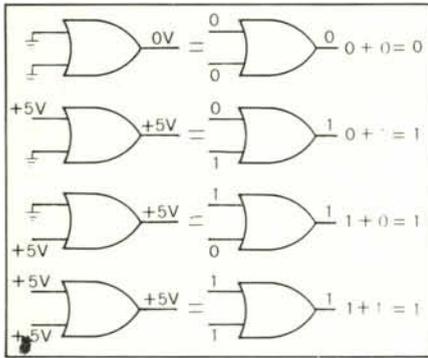


Figura 13 - Sintesi dell'operazione OR.

ovvero, utilizzando i simboli 0 e 1:

STATO DI S1 + STATO DI S2 = STATO DI L		
1	1	1
1	0	1
0	1	1
0	0	0

È questa la tabella che definisce l'operazione di somma logica od OR. Si osserva che, secondo tale operazione, si ottiene uno 0 solo quando si sommano due zeri.

Fisicamente esistono dei circuiti elettronici che realizzano le funzioni logiche di cui stiamo parlando e si chiamano PORTE LOGICHE o GATE. Il simbolo del circuito che esegue l'operazione di somma logica, cioè l'OR, è riportato in figura 12b. Esso presenta in uscita lo stato 0 od 1 a seconda degli stati in cui vengono posti gli ingressi come definito dalla relativa tabella

della verità. Se supponiamo ancora una volta che lo stato 1 sia rappresentato dalla presenza di una tensione positiva di +5V su un terminale e lo stato 0 da quella di 0V (terminale collegato a massa), otteniamo la situazione rappresentata in figura 13 la quale identifica completamente l'operazione suddetta.

Un altro modo per rappresentare la tabella della verità di uno di tali circuiti è quello di usare i cosiddetti diagrammi temporali, che indicano i livelli di tensione sul terminale d'uscita in funzione di quelli presenti sui terminali d'ingresso. Essi sono indicati in figura 14.

### Operazione AND o prodotto logico

Il meccanismo per ricavare la tabella della verità è lo stesso. Partendo dal circuito di figura 15a si capisce bene che, affinché la lampadina sia alimentata, occorre che *entrambi* gli interruttori S1 e S2 siano in condizione logica 1 cioè chiusi. Il simbo-

lo della Porta AND è riportato in figura 15b mentre i risultati indicati in figura 16 sono stati ottenuti con procedimento analogo a quello seguito per l'OR.

### Operazione NOT o negazione logica

È l'ultima fondamentale operazione. Essa opera su una proposizione trasformandola nella sua negata. In altre parole, se noi facciamo passare la proposizione È BELLO attraverso un'operazione NOT, essa diventa NON È BELLO.

Fisicamente essa è realizzata da una porta logica chiamata INVERTER. In uscita da tale componente avremo dunque sempre la negazione dell'ingresso, cioè se questo è 0 l'uscita sarà 1 e viceversa. Si capisce quindi immediatamente che  $0 = 1$  negato e  $1 = 0$  negato.

La negazione di una certa quantità si indica graficamente apponendo su di essa

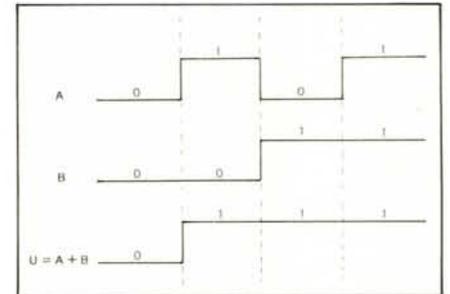


Figura 14 - Diagrammi temporali dell'operazione OR. Gli 1 indicano il livello di tensione +5V.

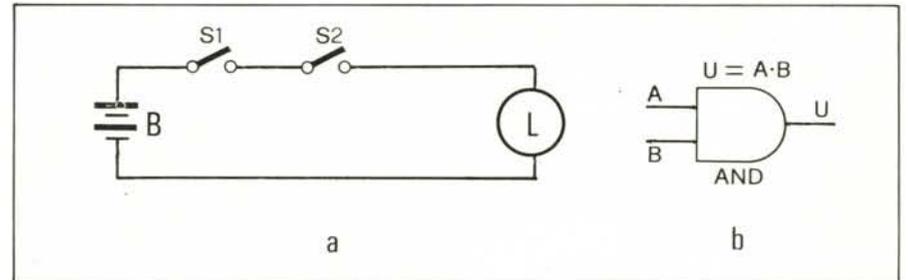
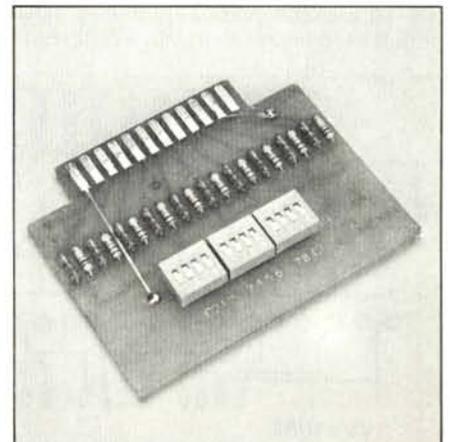
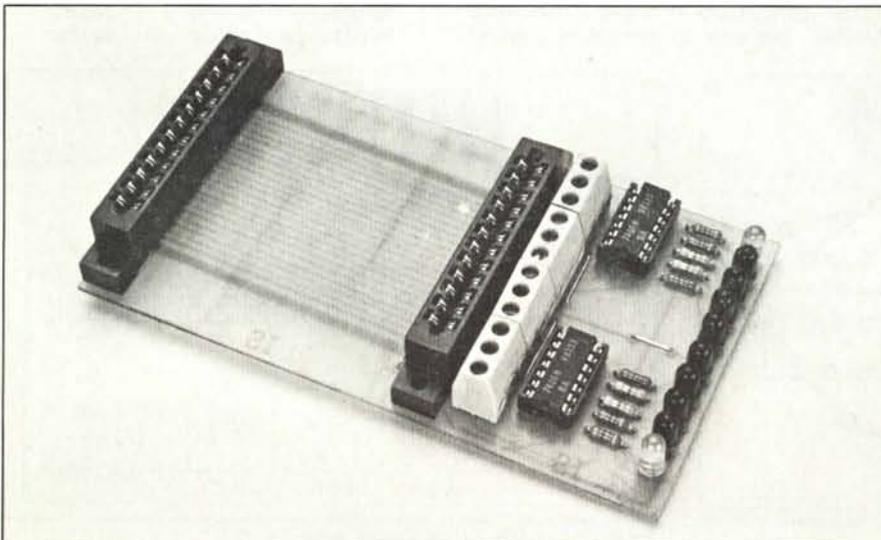


Figura 15 - Schematizzazione dell'AND.



Nella foto sopra, scheda V2, con i comodi DIP-switch.

Nella foto a sinistra, scheda V1: il bus centrale più i LED visualizzatori dell'uscita. Notare la morsettiera per il prelievo di segnali in uscita.

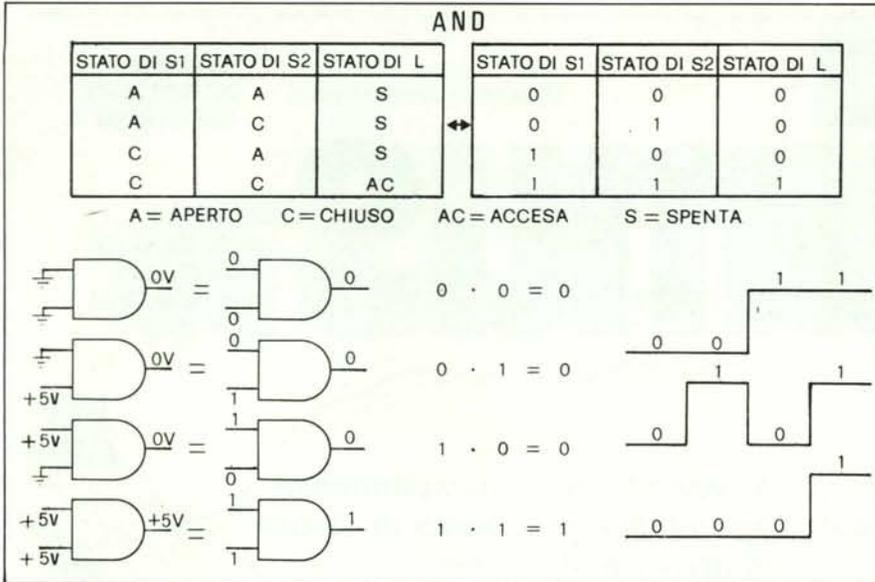


Figura 16 - Sintesi generale dell'operazione AND.

Esistono in commercio circuiti integrati contenenti al loro interno le porte logiche che abbiamo indicato le quali compiono fisicamente le operazioni descritte. Per esempio il 7432 fornisce quattro OR del tipo discusso, il 7408 è composto da quattro AND ed il 7404 da sei INVERTER. Combinando tali operazioni se ne possono ottenere altre più complesse. Le più semplici tra queste sono il NOR ed il NAND che risultano dall'accoppiamento NOT-OR e NOT-AND. Un esempio di tali combinazioni è dato in figura 18.

Un'operazione più complessa con una tabella della verità che ci sarà utile per semplificare i problemi inerenti il comando di relé collegati alla u.p. è quella di OR ESCLUSIVO che indicheremo con EXOR. Tutte le indicazioni ad essa relative sono sintetizzate in figura 19. Il circuito integrato 74136 contiene quattro porte EXOR. Elettronicamente un circuito che effettua l'EXOR può essere ottenuto combinando, come rappresentato in figura 20,

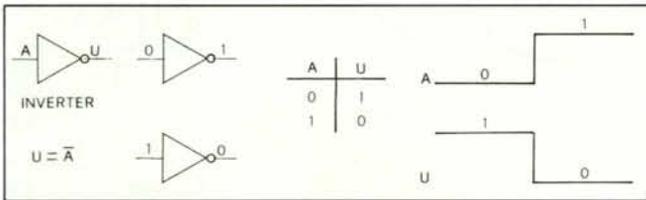


Figura 17 - Sintesi generale dell'operazione NOT.

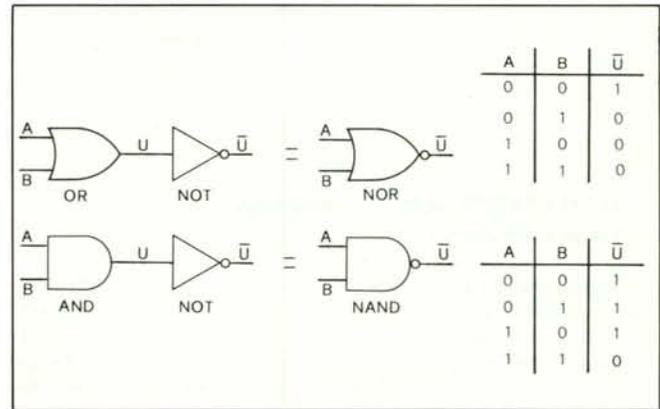


Figura 18 - Combinazione di operazioni.

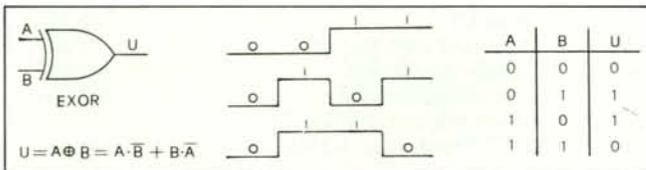


Figura 19 - Sintesi generale dell'operazione EXOR.

un trattino. Quanto detto è stato sintetizzato nella figura 17.

**Le ultime cose**

Richiamiamo la vostra attenzione sul fatto che nella *somma logica*, perché il risultato sia 1, basta che almeno uno degli elementi della somma sia 1 mentre nel *prodotto logico*, perché il risultato sia 0, basta che almeno uno degli elementi del prodotto sia 0.

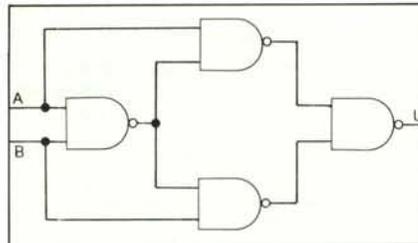


Figura 20 - Il circuito combinatorio che fornisce l'EXOR.

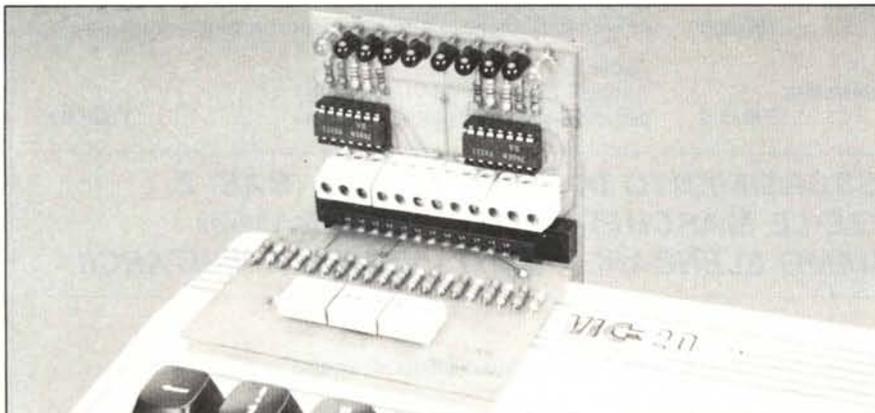
quattro gate NAND. Provate a verificare le nozioni acquisite in questo articolo dando dei valori (0 e 1) agli ingressi e controllando che la tabella della verità ottenuta coincida con quella data in figura 19.

**Concludendo**

Quelli descritti finora non sono solo argomenti teorici. Combinando opportunamente i semplici elementi descritti, si giunge ad un dispositivo di enorme importanza nella tecnica dei calcolatori: il FLIP-FLOP, il più semplice elemento di memoria.

Per quanto riguarda il software, tramite le operazioni descritte possiamo agire su un singolo bit di un registro di memoria per modificarlo opportunamente. Ad esempio, volendo porre ad 1 il bit 7 di una locazione da un byte senza modificare il contenuto degli altri bit e non conoscendo la parola in essa contenuta, basta effettuare l'OR del registro in questione con la parola 10000000 e memorizzare il risultato nel registro stesso per ottenere quanto desiderato.

Lasciandovi a riflettere vi diamo appuntamento alla prossima puntata, dove applicheremo i concetti visti.



Le due schede del VIC Lab montate sulla porta utente del personal.

# QUOTAZIONI

Materiale nuovo imballato

CENTRO  
ASSISTENZA  
SPECTRUM

# SUMUS

SUMUS s.r.l.  
Via S. Gallo 16/r  
50129 Firenze  
tel. 055/29.53.61  
tlx. 57.10.34

*Nuovo reparto vendite per corrispondenza.  
Gli articoli disponibili sono spediti in 48 ore  
dall'arrivo dell'ordine!*



IL  
NEGOZIO  
DI  
SUPER  
SUMUS!

## TUTTI I PREZZI SONO IVA INCLUSA

### Texas Instruments

(prezzi super-magici per pochi pezzi ancora)

Peripheral Expansion Box .....	369.000
32K RAM expansion .....	269.000
Floppy disk drive .....	579.000
RS-232 interface .....	249.000
Stampante PHP 2500 (Epson marcata Texas) .....	999.000
Joystick, coppia .....	49.000
Cavo registratore .....	22.000
Multiplan Microsoft	
(il re dei tabelloni elettronici) .....	189.000
TI Writer, word processor .....	189.000
(altri accessori e cassette prezzi a richiesta)	

### Sinclair

ZX Spectrum 16K .....	325.000
ZX Spectrum 48K .....	435.000
Stampantina .....	telefonare

### Accessori Spectrum

Tastiera Fuller (ribassata) .....	69.000
Espansione memoria da 16 a 48K per Spectrum versione 2 (ribassata!) .....	59.000

### Seiko

Stampante Seikosha GP-250, interfaccia parallela tipo Centronics e seriale .....	599.000
---	---------

### Originali SUMUS

Espansione memoria ZX Spectrum vers. 2 (ribassata!) .....	59.000
Cavetto monitor per C64/VIC 20 .....	9.500
Monitor 9" verde (stupendo!) .....	169.000
Monitor 12" verde (stupendo!) .....	195.000
Circuiti stampati microcomputer G5 (vedi rivista CQ Elettronica 1-2/83) .....	45.000

### Multitech

Microprofessor II 64K RAM, Apple comp. ....	699.000
Stampante termica per detto .....	465.000

### Commodore

PREZZI TROPPO BASSI PER ESSERE PUBBLICATI  
TELEFONATECI!

### Sharp

Novità assoluta, MZ-700, 64K, stampante plotter 4 colori, registratore, tutto nella stessa unità ..	1.199.000
--	-----------

### Dragon

Dragon 32K, compatibile TRS-80 Color Computer, BASIC davvero potentissimo .....	539.000
(disponibili anche tutti gli accessori e molto software)	

### Apple

Apple II Europlus 48K usato solo per dimostrazioni nel ns. negozio.....	1.599.000
--	-----------

**MERAVIGLIOSO ASSORTIMENTO DI VIDEO GIOCHI (BASI E  
CARTUCCE DI TUTTE LE MARCHE) - LIBRI - PROGRAMMI  
ACCESSORI - NON POSSIAMO ELENCARE TUTTO - VENITE A VISITARCI!**

### Condizioni:

Tutti i prezzi comprendono l'IVA.

Disponibilità e prezzi variano frequentemente. Telefonateci prima dell'ordine o prima di venire.

La merce è resa franco ns. negozio. Imballo gratis.

Pagamento anticipato a mezzo di vaglia o assegno. Le spese di spedizione sono addebitate in contrassegno.